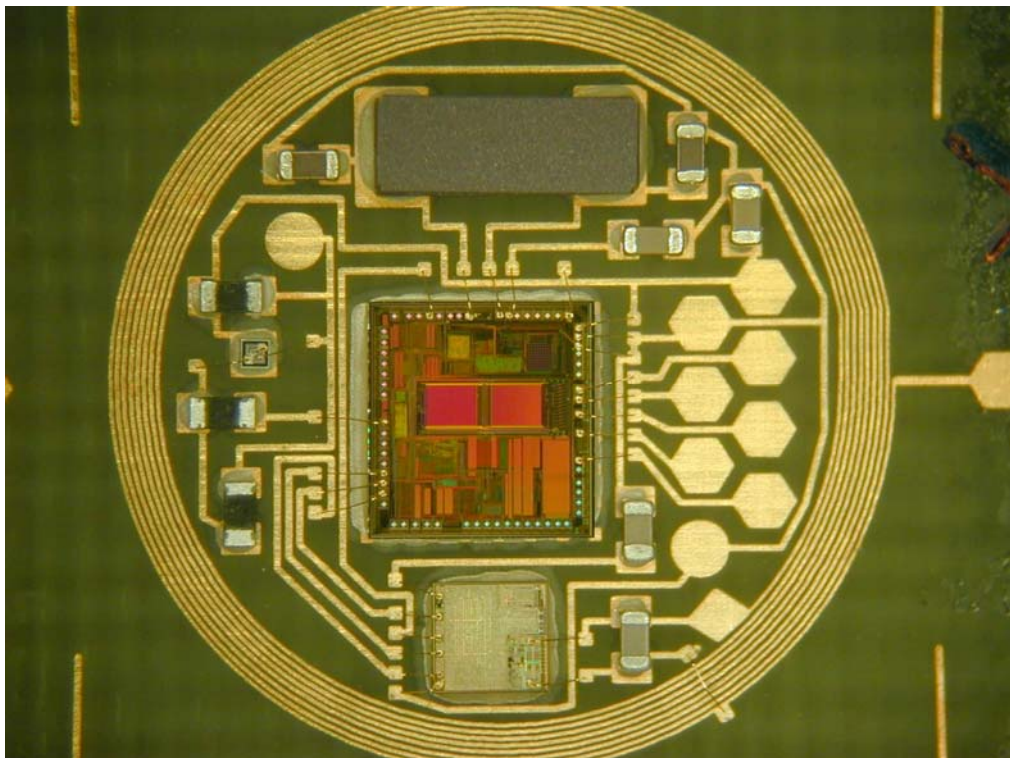


366.041 Technologie und Werkstoffe, Vertiefung VU 4.0

Johann Nicolics, Walter Smetana

Herstellung elektronischer Baugruppen



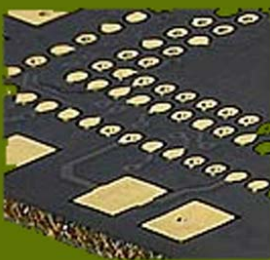
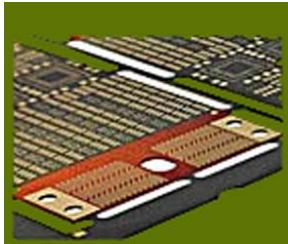
Blockvorlesung

Samstag

16.1. / 23.1. / 30.1.10

9:15 – 14:00

Raum CD 0112



Lehrziel

Aufbau eines grundlegenden Verständnisses für die Herstellung und Technologie elektronischer Baugruppen und Systeme.

Dies umschließt:

nass-chemische Prozesse zur Herstellung von gedruckten Schaltungen (Photolithographie, Ätztechnik und Galvanotechnik),

thermisch aktivierte Prozesse (Sintervorgänge in Dickschichtpasten, Diffusionsvorgänge an Grenzflächen) zur Herstellung von Systemen in Dickschichttechnik,

die **Verbindungstechnik** (Löten, Kleben und Mikroschweißen) sowie

die **Aufbautechnik** und Bauformen elektronischer Bauelemente unter besonderer Berücksichtigung der jeweiligen Einsatzbedingungen (Temperatur, Feuchte, chemische, mechanische Beanspruchungen etc.).

Laborbesichtigungen:

- Keramiktechnologie
- Ätztechnik & Photolithographie

Übersicht

1. Technologie elektronischer Schaltungsträger
 - 1.1 Grundlagen der Photolithographie
 - 1.2 Leiterplattentechnik
 - 1.3 Dickschichttechnik + LTCC–Technologie

2. Verbindungstechnik
 - 2.1 Löten
 - 2.2 Leitleben
 - 2.3 Drahtbonden

3. Bauelemente–Aufbautechnik
 - 3.1 Substrate für Halbleiterchips
 - 3.2 Chip–Montage
 - 3.3 Bauformen elektronischer Bauelemente

Lehrinhalt

Vorlesung:

Elektrochemische Grundlagen der Ätztechnik und der Galvanotechnik: Elektrolytische Dissoziation, Elektrizitätsleitung in Elektrolyten, Elektrodenreaktionen, Korrosion. Anwendungen im Bereich der Herstellung von gedruckten Schaltungen (Dickschichthybridtechnik und Feinleiter–Ätztechnik für starre und flexible Leiterplatten) und der Herstellung elektronischer Baugruppen (LTCC Low–temperature cofired ceramic, multichip module), Mikrostrukturierung mit Laser (Herstellung von Metallmasken, Trimmen von Bauelementen etc.).

Verbindungstechnik, Grundbegriffe des Lötens, (Wirkung von Loten und Flussmittel), industrielle Lötverfahren, Kleben mit gefüllten und ungefüllten Polymerklebern, Drahtbondverfahren und metallkundliche Aspekte beim Drahtbonden, Alterung von Löt-, Klebe- und Drahtbondverbindungen.

Substrate für Halbleiterchips, Chip–Montage, Bauformen elektronischer Bauelemente, THT (Through–Hole Technology, SMT (Surface Mounted Technology), CSP (Chip–Scale Package), COB (Chip On Board) etc.

Laborübung:

Herstellung einer elektronischen Baugruppe in LTCC–Technologie bzw. Leiterplattentechnik (Design, Druckprozess, Brennprozess, Bauelementeabgleich) sowie die Anwendung thermischer Charakterisierungs- und Qualitätssicherungsmethoden.

Ablauf

Blockvorlesung (2,5 SWS): 16.1., 23.1. und 30.1.2010, 9:15 – 14:00
+ Labor (1,5 SWS): 3 Nachmittage nach Vereinbarung

Anrechenbarkeit

Allg. Wahlfach	6.0 ECTS
Wahlfach Mikroelektronik (neu)	7.0 ECTS
Wahlfach Mikroelektronik (alt)	5.0 ECTS
Prüfungsfach Materialwissenschaften	6.0 ECTS