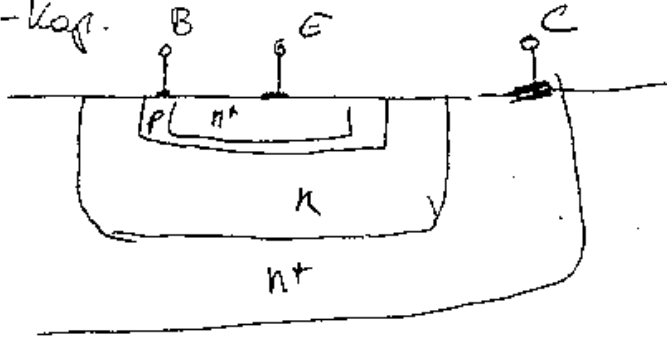


- krit. Spannungsteilheit beim Thyristor
Zündproblem beim Thyristor
- 2-Transistor CMOS Zelle + Beschaltung (Anschlüsse)
- Wie funktioniert ein HL-Laser
Stimulierte Emission, Inversion + Rückkopplung (Reflexion)

80 Pkte
→ gut

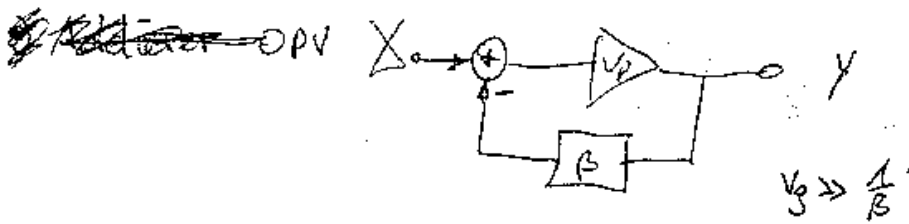
• ad CMOS andere Möglichkeit von Invertern, Vorteil von CMOS Invertern

- Kleinsignal ESB des Transistors (+ Frequenzabhängigkeit)
Die CB-Kapazität ist die wichtigste Kapazität
→ dyn. Vergrößerung (Satz von Miller); Fläche der CB-Kap größer als der BE-Kap.



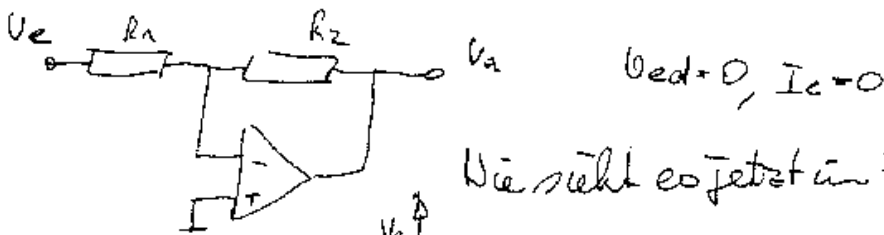
67 Pkt.
→ bef.

• Bode-Diagramm beim OP-V

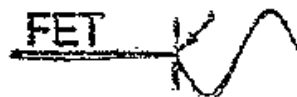
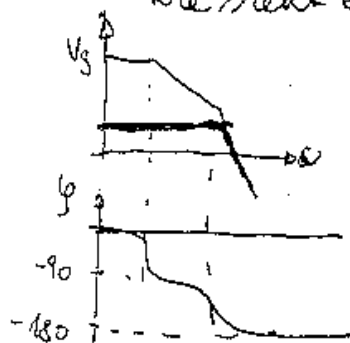


→ Verstärkung nur durch β bestimmt.
Addierer: wie berechnet man eine Schaltung

65 Pkt
→ gut

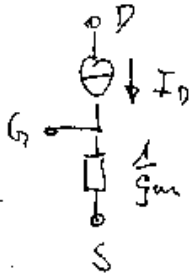


Wie sieht es jetzt im Frequenzgang aus



2014/15

•) ESB eines FET's



) Unterschied dyn. ESB FET - Bipolar

$$\frac{1}{g_m} \leftrightarrow \frac{A}{g_m}$$

$\frac{1}{g_{CE}}$... berücksichtigt Earlyspannung, $g_{CE} = \frac{I_0}{U_y}$

FET hat so was ähnliches wie Early-Effekt

Wichtig aber: GS-Kapazität

Aufspaltung von in GS bzw GD-Kapazität

Abgeschnitten wird FET drauszeitig $\rightarrow GD \rightarrow \emptyset$

98 Pkte

①

•) Was ist das Problem von Transistorendstufen

Verzerrungen bei kleinen Spigen \rightarrow Spannungsquelle \approx mit $2 \cdot U_E$

96 Pkte

) Worauf muß man bei Leistungsbauelementensichten

Stromverdrängung im Emitter \rightarrow Großer Emitterrand, geringe Fläche

①

) Bodediagramm OP-V kompensiert - un kompensiert

Wie schauts aus bei Rückkopplung

54 Pkte

) Solarzelle, KL, warum fließt ein Strom

Feldstärke treibt Ladungsträgerpaare (durch Photonen in der RL erzeugt). Influenzstrom!

④

) Kirk-Effekt

①

*) Bipolar ESB

*) Was begrenzt das HF-Verhalten des Transistors
Laufzeit, Transitfrequenz, Grenzfrequenz, max. Schwingfrequenz

} ③

*) Wie funktioniert ein Inverter?

Wie realisiert man mit FET: β

Wie stellt man beim FET bzw beim Bip die Steilheit ein
mit der Dotierung beim Bip

beim FET: $\beta \rightarrow \beta \propto \frac{1}{L}$ die Länge des Kanals

$$\beta = \mu \cdot C_{ox} \cdot \frac{W}{L}$$

} ④

*) Was muss man bei Leistungstransistoren beachten

*) SIPHOS

*) Thyristor \rightarrow gesteuertes Schalter

*) PHAC (Phasenanschnittsteuerung)

} ②

*) Was ist eine Kleinsignalanalyse

Nachberücksichtigt die Diffusionskap. der Diode
sie repräsentiert die Minoritätsträgerladungsträger im Diffusionsstrecke

65 Pkte
③

*) Wie bestimmt man den Eingangswiderstand eines Emittterfolgers.
Ausgangswiderstand

*) Wie realisiert man Stromquellen?

*) Was bewirkt der Early-Effekt

Wovon hängt die Transitfrequenz des Bip.tr. ab.

C_{cb}, r_B

} 40 Pkte
④

Vorteil des Heterobip.tr. gegenüber dem normalen Bip.tr.

Er ist schneller, normaler Bip.: B hängt von Dotierung ab.

Warum ist der FET temp.stabilisierend, Warum der Bip.tr nicht?

\rightarrow Beweglichkeit der Ladungsträger.

Bip.: KL von Diode bei normaler und höherer Temp

} 65 Pkte
④



Wie realisiert man einen Rechteckgenerator
→ mittels OP-V

Wie macht man Verstärker Endstufen.
~~normaler Bip~~ → B hängt von der Dotierung ab

Wie funktioniert ein HL-Laser?

Aufbau eines Diff. Verstärkers, Kennlinie

Wie macht man ein UND-Gatter

KIRK-Effekt

Dyn. ESB-Diode

KIRK-Effekt, Summenzahl

Transitzeit

Wie realisiert man Spurs bzw. Stromquelle

LASER, LWL

Heteropolarstr. Warum, VT gegenüber Biptr.

Emittercrossing → Leistungsstr.

Leistungs MOSFET's; Aufbau SIPTIOS, VT von SiPMOS

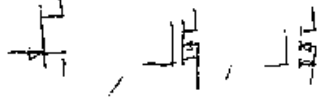
Was ist ein Thyristor im Vgl Vergleich zu Leistungsstr.

Wie steuert ich die Leistung durch Thyristor → Phasenschnittsteuerung
steuert die mittlere Leistung. Für beide Phasen → TRIAC.

Temperaturstabilisierte Verstärker schaltung

Realisierung Logarithmieser mittels OP-V

Kennlinie FET im ohmschen bzw Stromquellenbereich



Durchbruchfeldstärke im Oxid
bei 10nm ~ 10⁶ V/cm

Bode diagramm eines Integrators

} ①

} 87 Pkte
①

} 70 Pkte
②

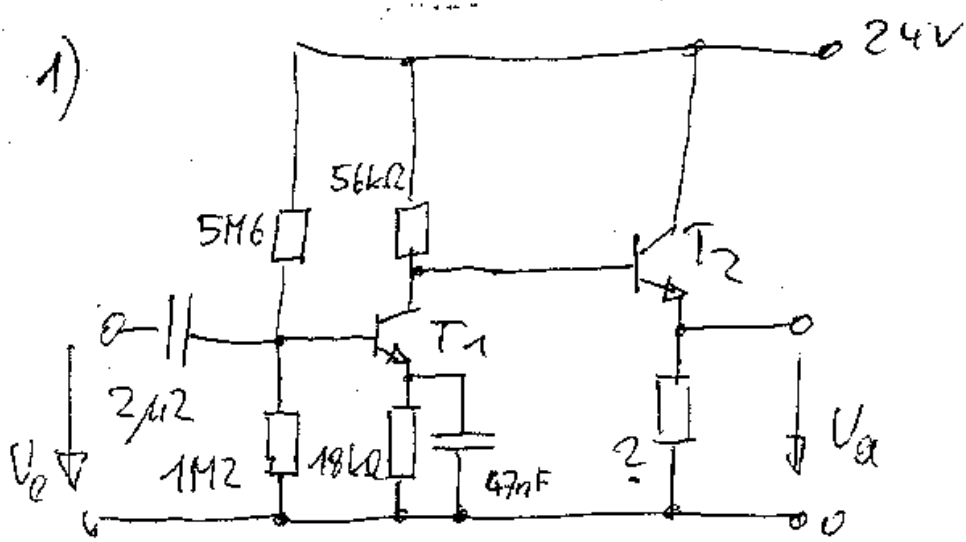
} ②

→ ① 93 Pkte

} ②

} 60 Pkte
③

- Halbleiterschaltkreise, Verteile gegenüber BIP
- Solarzelle
- Kirch-Effekt
- Early-Effekt, welche Auswirkung auf Kennlinie
- Was gibt Gummelzahl an, Auswirkung auf Kirch-Early-Effekt
- Differentiator + Bodediagramm
- Integrator + Bodediagramm
- Rechteckgenerator - Saw- u. Multivibrator, warum negativ Rückkopplung
- Logarithmierer, Expanierer, Addierer + Bodediagramm
- BIPMOS-FET, warum selbststabilisierend, Ausgangskennlinie
- Steuerkennlinie MOSFET
- Leistungstransistor, emitter crawling
- n-MOS-Transistor, CMOS-Transistor
- Halbleiterschalter, wie entsteht Kennlinie bzw. Bandabstand
- Thyristor: Aufbau, Zündvorgang, Einleitkennschleife, Krit. Spannungs- u. Stromstabilität, Anwendung \rightarrow Triac, Phasenausdültsteuerung
- Verstärkerendstufen + Verklemmungen, Probleme
- Differenzverstärker
- AND-Gatter, NAND-Gatter
- ESB Diode, BIP, FET statisch bzw. dynamisch, warum welche Kapazitäten wichtig, Rillekapazität, Grobsignal-Kleinsignalanalyse
- Unterschied BIP-FET, Vorteile-Nachteile, Kennlinien
- Hochfrequenztauglicher Transistor, wodurch Transitfrequenz bestimmt
- Stromquellen Spannungsquellen mit BIP u. FET, Temperatenstabilisiert
- Ideal und Real Strom- u. Spannungsquellen, Kennlinien
- 2 Arten von Transistoren



8,1.92
 $V_f = 0,6 \dots 0,7V$
 (annehmen)

β sehr groß
 (I_B vernachlässigen)

ges: ohne Anst: V_{B1} I_{C1}
 V_a

f_g
 V_u bei $f \gg f_g$
 r_e ——— | ———

5

ges: JFET-Diffverst. mit Striq. (Bip.T.)
 $|V_u| = 15 \pm 10\%5$ bei Diff. ausgang
 Aussteuerbereich $\pm 10V$

[Handwritten scribble]

Vers: Symmetrisch Spannungsquelle $\pm 15V$

FET: $I_{BSS} = 4mA$ $V_p = -2V$

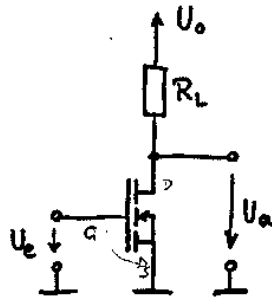
Bip.T: $\beta = 100$ $V_f = 0,7V$ bei $I_{Cmax} = 10mA$

Widerstände Reihe E12

SCHALTUNGSANALYSE (30 %)

$U_0 = 5 \text{ V}$
 $R_L = 2 \text{ k}\Omega$

Kenndaten des MOSFET:
 $U_T = 1 \text{ V}$, $\beta = 5 \text{ mA/V}^2$



- a) Bei welcher Eingangsspannung U_e beginnt der MOSFET zu leiten? Wie groß ist die Ausgangsspannung U_a für Eingangsspannungen zwischen 0 V und diesem Wert? 5%
- b) Berechnen Sie die Eingangs- und Ausgangsspannung für den Fall, daß sich der MOSFET an der Grenze zwischen Ohmschem und Stromquellenbereich befindet. 10%
- c) Bei welcher Eingangsspannung ist $U_a = U_0/2$? 5%
- d) Wie groß ist die Ausgangsspannung bei $U_e = U_0$? 10%

Tragen Sie die Ergebnisse bitte in unten stehende Tabelle ein!

	U_e	U_a
a)	1 V	$0 < U_a < U_0$
b)	1,90498 V	0,90498 V
c)	1,707 V	2,5 V
d)	5 V	-7,5 V

~~a.) Mosfet leitet, wenn $U_{GS} > U_T$:~~

~~$U_{DS} = U_{GS} - U_T = 0 \Rightarrow U_a = U_e - U_T$ } Mosfet leitet, wenn diese Bed. erfüllt~~

~~$I_{DS} = \frac{\beta}{2} (U_{GS} - U_T)^2$~~

~~$\frac{\beta}{2} (U_{GS} (U_{GS} - U_T) - U_{DS}^2) = 0$
 $U_{DS} (U_{GS} - U_T - U_{DS}) = 0$
 $U_{GS} - U_T = U_{DS}$~~

~~$I_{DS} \cdot R_L + U_a = U_0$~~

a.) MOSFET leitet, wenn $U_{GS} > U_T$:



$U_{GS} = 0: I_{DS} = \frac{\beta}{2} \cdot U_T^2 = 2,5 \mu\text{A}$

$I_{DS} \cdot R_L + U_a = U_0 \Rightarrow U_a = U_0 - I_{DS} \cdot R_L =$

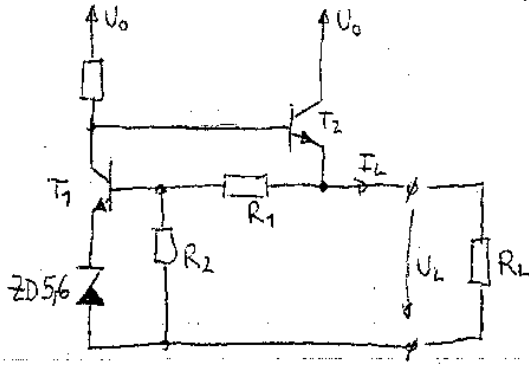
$= 5 - 2,5 \mu\text{A} \cdot 2 \text{ k}\Omega = 0$

$U_{GS} = U_T: \rightarrow I_{DS} = 0$

$\Rightarrow I_{DS} \cdot R_L + U_a = U_0 \Rightarrow U_a = U_0$

Bauelemente-Prüfung vom 25.11.91

Bsp 1)



Spannungsquelle

$U_0 = 15V$

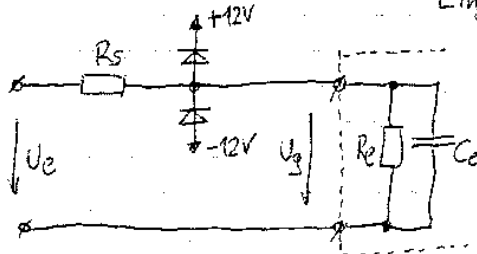
T1: $U_{BE} = 0,7V$; $I_C = 100mA$; $\beta = 300$

T2: $U_{BE} = 0,7V$; $I_C = \phi \dots 100mA$; $\beta = 100$

5

- geg: $U_L = 10V$; $R_1 + R_2 = 10k\Omega$ ges: R_1, R_2
- geg: $ZD - P_{tot} = 40mW$; $I_L = \phi \dots 100mA$ ges: R_V
- geg: $R_1 = 3k$; $R_2 = 7k$; $R_V = 500\Omega$; $I_L = 100mA$ ges: t_a der Schaltung

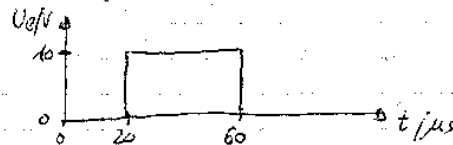
Bsp 2)



Eingangsschutzschaltung

$R_e = 1M\Omega$
 $C_e = 80pF$
 $I_{Dmax} = 10mA$

- U_{min}, U_{max} für die Schaltung noch spezifiziert ist. (ordnungsgemäß funktioniert)
- Dimensionierung von R_s für $U_{el} = 600V$, sodass noch Schutzwirkung
- $R_s = 100k$, ges: Spannungsverlauf von U_g für U_e :

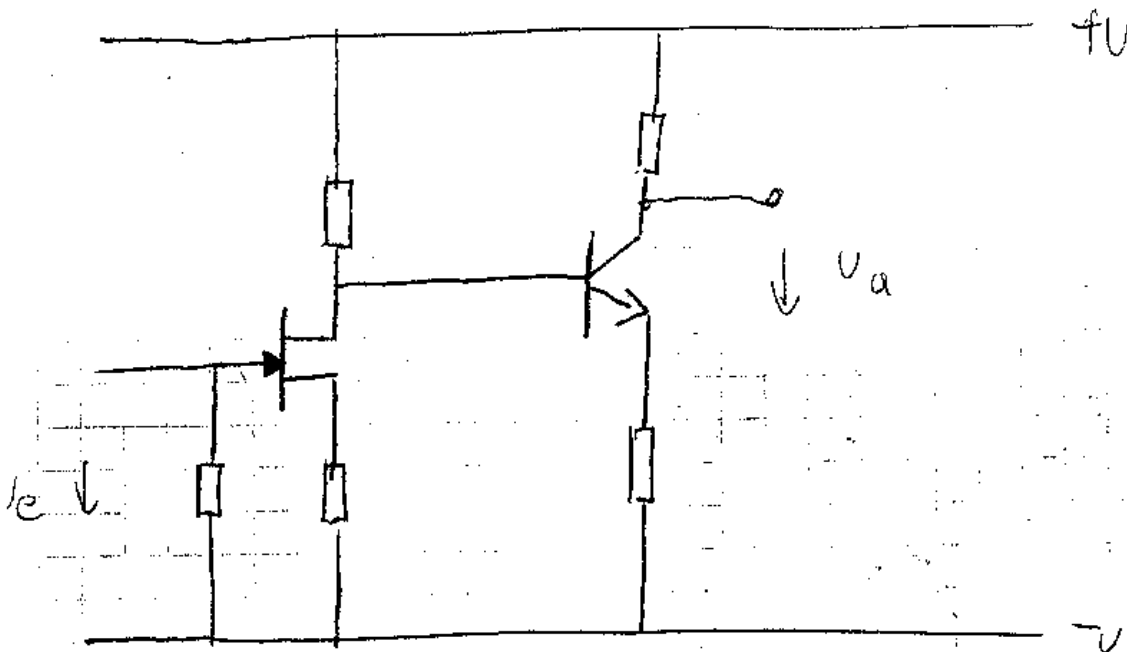


- Durch welche Maßnahme (zusätzliches Bauteil) kann U_g kompensiert werden?

Theoriefragen:

- Zwei Arten zur Erzeugung sichtbaren Lichtes mit LED.
- Beeinflussung der Funktion des rückgekoppelten Verstärkers durch die Phasendrehung.
- Temperaturabhängigkeit der Transistorkennwerte
- Ausgangsstrom und Verstärkung als Funktion der Eingangsspannung beim Differenzverstärker
- Differentieller Widerstand nichtlinearer Bauelemente.

2) Dimensionierung:



Gegeben: V_{in} V_{ce}

maximale Aussteuerung: $I_{D0} = 2 \cdot I_{DSS}$

$I_{Cmax} = 100 \text{ mA}$

$r_e = 1 \text{ M}\Omega$

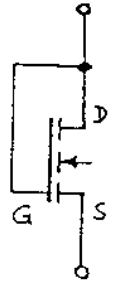
- 1) Dimensionieren Sie die Widerstände R_1 und R_2 (bei idealem Operationsverstärker und Mittelstellung des Potentiometers). 10 %
- 2) Dimensionieren Sie den Impedanzwandler (Kollektorschaltung) und beachten Sie dabei unbedingt die Leistungsgrenzen der Bauteile. 10 %
- 3) Wie groß muß $B = \beta$ des npn-Leistungstransistors mindestens sein? 10 %
- 4) Dimensionieren Sie R_3 und R_4 der Offsetspannungskompensation so, daß damit nicht nur U_{e0} sondern auch der Offset der Impedanzwandlerstufe kompensiert werden kann. R_3 und R_4 sollen dabei zwar möglichst hochohmig ausgelegt werden, der Einfluß von I_{e0} soll aber nicht stärker als 5 % von U_{e0} sein. 10 %

ERGEBNISSE

R_1	
R_2	
R_E	
β_{min}	
R_3	
R_4	

SCHALTUNGSENTWURF (40 %)

Entwerfen Sie einen einstufigen integrierten MOS-Differenzverstärker. Er soll ausschließlich mit Hilfe von 5 nMOS-Transistoren aufgebaut werden (also ohne Widerstände). Die Lasttransistoren werden wie nebenstehend geschaltet. Alle Transistoren sollen im Stromquellenbereich arbeiten. Die Ausgangsspannung wird gegen Masse gezählt. Der Differenzverstärker soll folgende Eigenschaften aufweisen:



- Kleinsignal-Spannungsverstärkung: $v_u = +10$
- Eingangswiderstand: $r_e > 10\text{M}\Omega$
- Ausgangswiderstand: $r_a < 100\text{k}\Omega$
- Ausgangsaussteuerbarkeit: $\pm 1\text{ V}$ bezogen auf den Ausgangsruhwert U_{a0}

Neben einer symmetrischen Spannungsquelle (-10 V , 0 V , $+10\text{ V}$) stehen selbstsperrende und selbstleitende nMOS-Transistoren mit Schwellspannungen $|U_t| = 2\text{ V}$ zur Verfügung. Das Verhältnis von Breite W zu Länge L der Transistoren soll dimensioniert werden, wobei es durch $0,01 \leq W/L \leq 100$ begrenzt ist. Für die Steuerfaktoren gilt $\beta = \mu C'_{ox} \cdot (W/L)$ mit $\mu C'_{ox} = 0,17\text{ mA/V}^2$. Tragen Sie die Ergebnisse bitte in die folgende Tabelle ein:

	U_t	$\frac{W}{L}$
T1		
T2		
T3		
T4		
T5		

Schaltung:

Prüfung aus Bauelemente der Elektronik

2. Februar 1994

Name:

Matr.Nr.:

Bitte nicht ausfüllen!

Schriftliche Prüfung	
Fragen	
Schaltungsanalyse	
Schaltungsentwurf	
Gesamtpunktezahl	

Mündliche Prüfung	
Datum	
Gesamtnote	

FRAGEN (jeweils 3 %)

1. Warum eignen sich GaAs-Dioden nicht zur Erzeugung von sichtbarem Licht?



2. Geben Sie die Schaltung eines NMOS-Inverters an und skizzieren Sie dessen Übertragungskennlinie.

Prüfung aus Bauelemente der Elektronik

A

2. Februar 1995

Name:	[REDACTED]	Matr.Nr.:	
-------	------------	-----------	--

Bitte nicht ausfüllen!

Schriftliche Prüfung	
Fragen	
Schaltungsanalyse	
Dimensionierung	
Gesamtpunktezahl	

Mündliche Prüfung	
Datum	
Gesamtnote	

FRAGEN (jeweils 3 %)

1. Nennen Sie zwei Methoden der Gleichstromanalyse nichtlinearer Widerstandsnetzwerke. Welche Vereinfachung bringt die Kleinsignalanalyse?



2. Geben Sie das dynamische Kleinsignalmodell einer Diode an (Schaltbild, Abhängigkeit der Bauelementegrößen von Strom und Spannung im Arbeitspunkt).

3. Was versteht man in Zusammenhang mit dem Laser unter Inversion und wie erreicht man die Inversion im Halbleiterlaser?

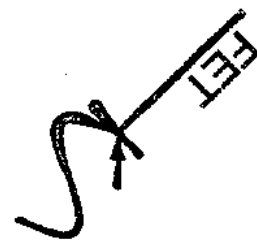
4. Skizzieren Sie im Ausgangskennlinienfeld des Bipolartransistors die Grenzen der "Safe Operation Area" (mit einer kurzen Erläuterung dieser Grenzen).

5. Zeichnen Sie die Schaltung des TTL-NAND-Gatters.

6. Skizzieren Sie den Querschnitt durch eine 2 Transistor CMOS-Zelle.

7. Was versteht man unter dem differentiellen Widerstand eines nichtlinearen Bauelementes?

8. Zeichnen Sie die Schaltung eines typischen Operationsverstärkers.



9. Vergleichen Sie Komparator und Operationsverstärker.

10. Erläutern Sie die Bedeutung der Schleifenverstärkung bei rückgekoppelten Verstärkerschaltungen.

3. Beschreiben Sie den Kirkeffekt und seine Auswirkung auf die Kennlinien des Transistors.

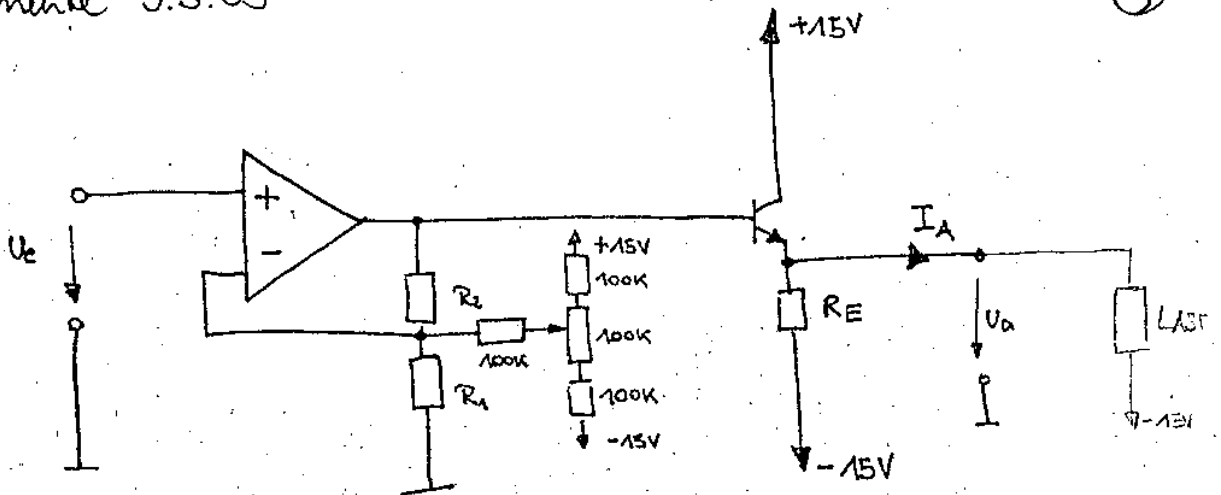
4. Definieren Sie die Schaltzeiten des Bipolartransistors anhand einer Skizze!

5. Skizzieren Sie den Querschnitt durch eine 2 Transistor CMOS-Zelle.

A handwritten signature in black ink, appearing to be 'S. K.', is written over a rectangular stamp. The stamp contains the letters 'FE' in a bold, sans-serif font.

6. Skizzieren Sie den Verlauf der Kapazität in Abhängigkeit von der anliegenden Spannung an einem MOS-Kondensator. Diskutieren Sie das unterschiedliche Verhalten bei niedrigen und hohen Frequenzen.

①



geg.: OPV ideal bis auf $I_{AOPVmax} = 20\text{mA}$

• Transistor: $\beta = 40, U_F = 0,7\text{V}, I_{Cmax} = 1\text{A}, P_{TOT} = \dots$

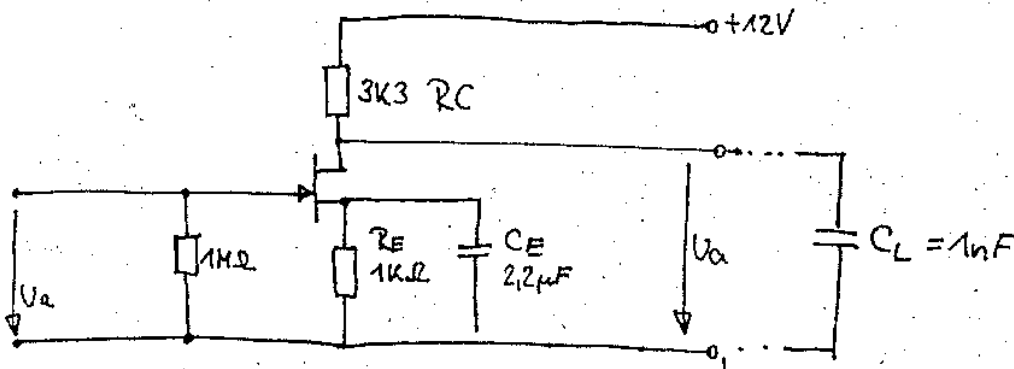
• Widerstände: $P_{max} = 4\text{W}$

• $v = 4, U_{AE} \in \{-10 \dots 10\text{V}\}, I_{Amax} = 500\text{mA}, r_a < 5\Omega$

ges.!) R_E unter Berücksichtigung der Schaltungsprobleme u. Belastungen d. Bauteile

2) minimale Widerstände R_1 und R_2 (ohne Offsetschaltung)

3) Dimensionierung v. R_1 u. R_2 unter Berücksichtigung d. Offsetschaltung damit auch ein geg. Arbeitspunkt v. U_a einstellbar ist



FET

1) $r_e = ? (1\text{M}\Omega)$

2) $r_a = ? (3\text{k}\Omega)$

3) $U_{e0} = 0\text{V} \rightarrow U_{a0} = ? (6\text{V})$

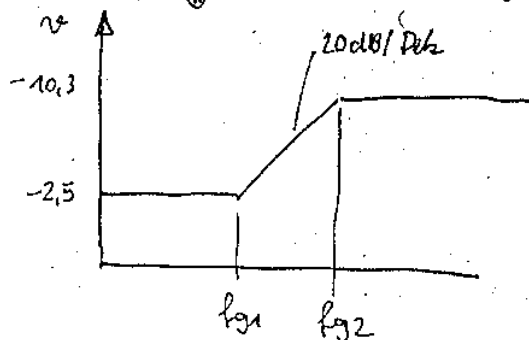
4) $v_u|_{\omega=0} = ? (-2,5)$

5) $v_u|_{\omega=\infty} = ? (-10,3)$

6) Bestimmung v. f_{g1} u. f_{g2}

7) anschließen d. Lastband.

8) Zeichnen des Frequenzgangs

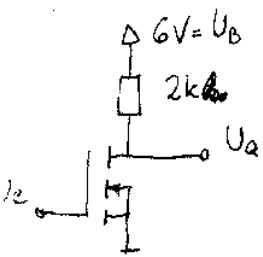


BEE - Prüfung GORNIK 2.2.95

Theorie je 10 Fragen a 3%

- OP-V Schaltung Integrator-Differentiator
- Aufbau einer MOS-Schaltung mit 2 Transistoren
- SOAR + Beschreibung der Grenzen
- Beschreibung der max. Spannungsteilheit beim Thyristor
- 2 Beispiele der Netzwerkanalyse
- Kleinsignal ESB einer DIODE
- Inversion beim Laser
- Emittorkurzschluss
- Wie bringt die Frequenzkompensation beim OP-V

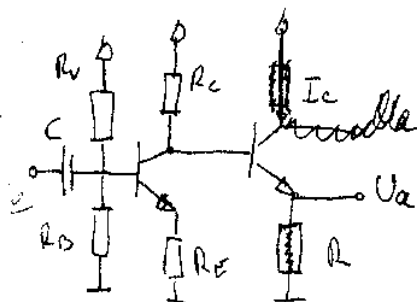
Rechenbep.: 30%



$U_T = 1V, \beta = 5 \text{ mA/V}^2$

- Ges.:
- Bereich von U_C für $U_A = U_B$
 - Fest Grenze zw. ϕ -Bereich bzw Ω -Bereich
Wie groß ist U_A bzw U_C ?
 - U_A für $U_C = 5V$
 - U_C für $U_A = 2,5V$

• Rechenbep 40%

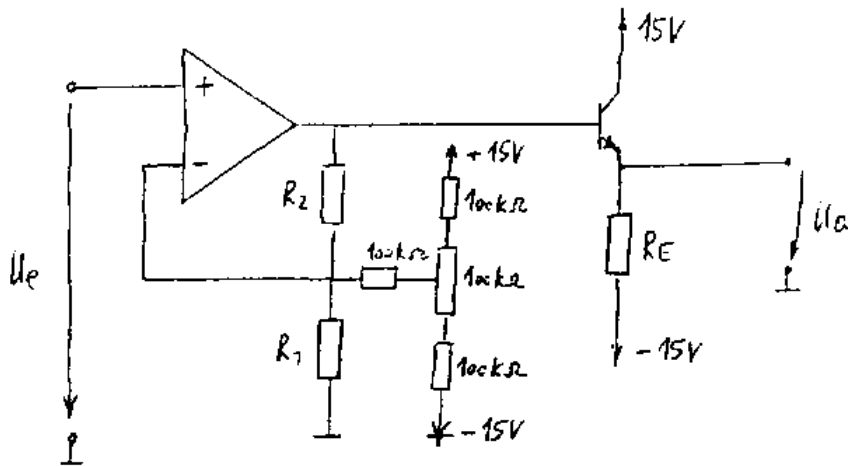


$U_B = 10V, I_C = 10 \text{ mA} \pm 10\%, V_u = |4| \pm 10\%, r_a < 50 \Omega$
 $\beta = 100 \dots 300$

Dimensioniere die Schaltung so, daß die geg. Werte erfüllt sind, wähle U_{ao} . Ges C für $1 \text{ kHz} \leq f_g \leq 10 \text{ kHz}$

09.03.1995

Prüfungstyp: Schaltungsdimensionierung 30%



folgende Eigenschaften sollen eingestellt werden:

$$|A_{uM}| = 100 \pm 2\%$$

$$r_a = 5 \Omega$$

$$I_{a \max} = 500 \mu A$$

$$U_a \in (-10V; +10V)$$

Geg: 1) OPV ist ideal bis auf $I_{a \text{ OPV}} \leq 20 \mu A$

2) n-pn Leistungstransistor $\beta = \beta = 60$; $U_f = 0,8V$, $I_{c \max} = 1A$;

$$P_{\max} = 16W$$

3) Widerstände $P_{\max} = 5W$

Ges: a) $R_E = ?$ 10%

b) $R_{1 \text{ min}}$ und $R_{2 \text{ min}} = ?$ 10%

Hinweis: Offsetskompensationsnetzwerk braucht nicht beachtet werden.

c) R_1 und R_2 sind so einzustellen, dass bei $U_e = 0$ gerade (d.h. die Potentiale an der Überlap) auf $U_a = 0$ abgeglichen werden kann. 10%

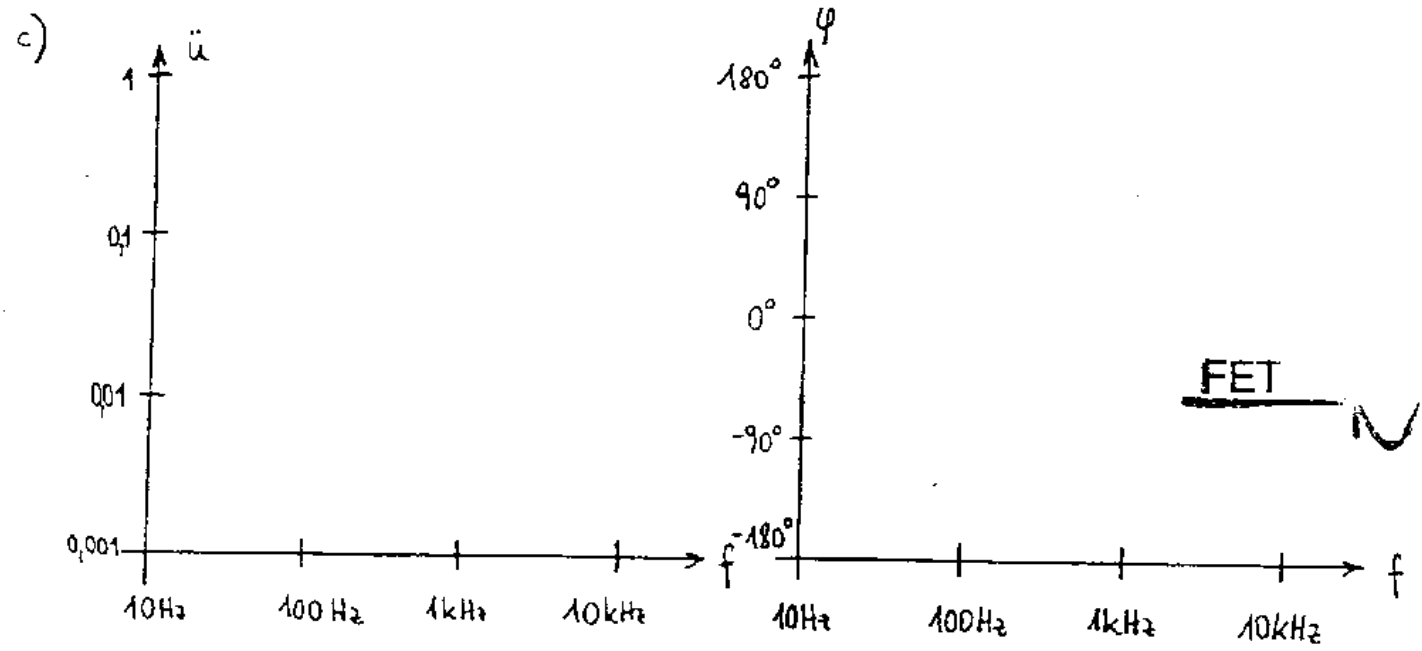
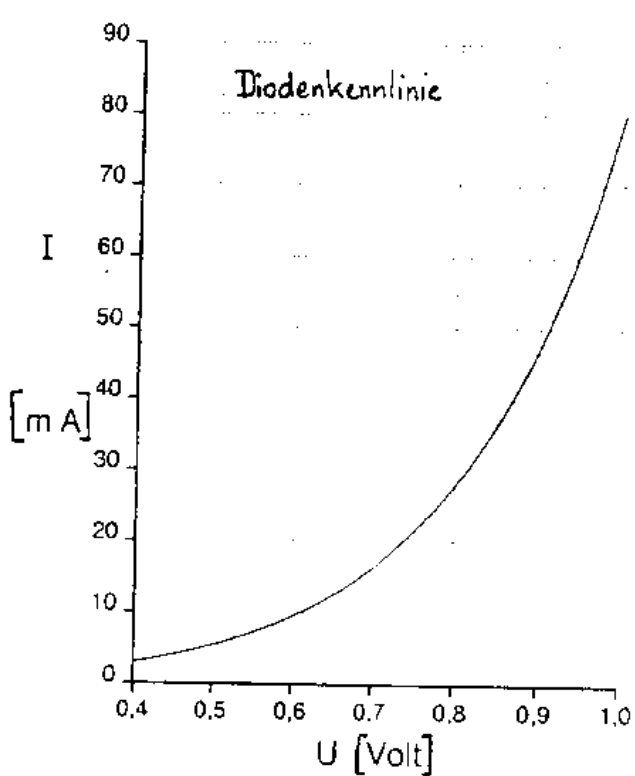
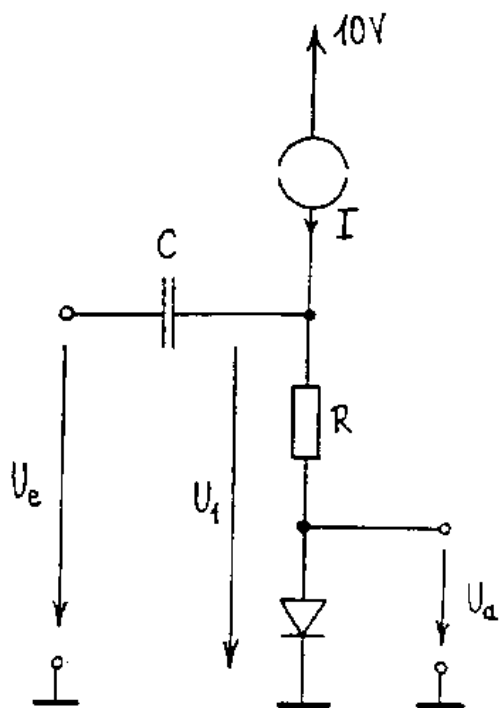
mündl. Prüfung: 1.) Taktergenerator; Funktion

2.) Solarzelle; Funktion, Ersatzschaltbild

SCHALTUNGSANALYSE (30 %)

In der angegebenen Schaltung ist $R = 100 \Omega$, die Diodenkennlinie ist graphisch gegeben. C und I sind in den Einzelfragen angegeben. Der Ausgang ist unbelastet. Dynamische Effekte in der Diode können vernachlässigt werden.

- a) Wie groß darf der Strom I der Stromquelle maximal sein, damit $U_1 \leq 7 \text{ V}$ ist? 5 %
- b) $I=50 \text{ mA}$, $C=\infty$. Wie groß ist der Kleinsignal-Übertragungsfaktor $\bar{u} = u_a/u_e$. 5 %
- c) $I=50 \text{ mA}$, $C=2,2 \mu\text{F}$. Zeichnen Sie das Bodediagramm $\bar{u}(f)$. 10 %
- d) $I=50 \text{ mA}$, $C=2,2 \mu\text{F}$. $U_e(t)$ sei seit hinreichend langer Zeit gleich 1 V und springe zum Zeitpunkt $t=0$ auf 0 V . Zeichnen Sie den Verlauf der Ausgangsspannung $U_a(t)$. Wählen Sie einen geeigneten Maßstab und beschriften Sie die Achsen. Benützen Sie die Kleinsignalanalyse und begründen Sie, warum dies zulässig ist. Geben Sie die Zeitkonstante an. 10 %



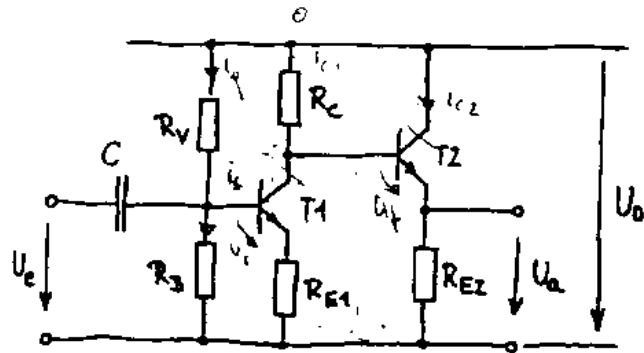
SCHALTUNGSDIMENSIONIERUNG (10 %)

$U_0 = 10 \text{ V}$

Transistoren:

$\beta = (100 \dots 300)$

$U_T = 0.6 \text{ V}, U_T = 25 \text{ mV}$



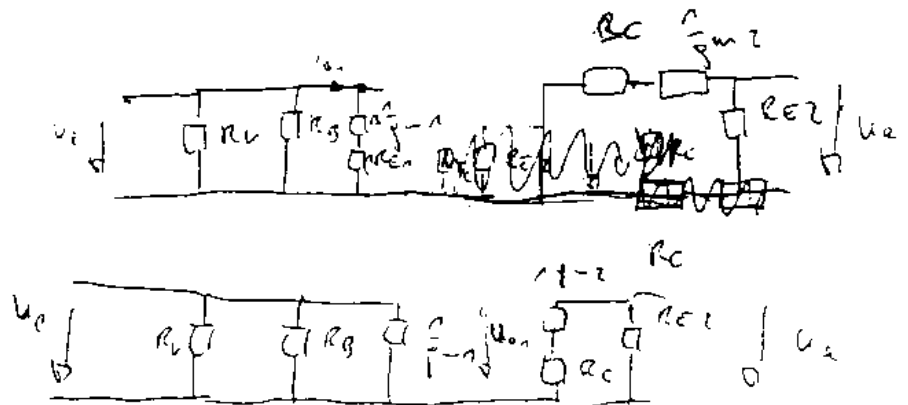
Dimensionieren Sie die Widerstände R_{E2} , R_C , R_{E1} , R_B und R_V sowie die Kapazität C so, daß die Schaltung folgende Eigenschaften hat:

- Kleinsignal-Spannungsverstärkung für $f \gg f_k$: $|v_u| = 1 (\pm 10 \%)$
- Kleinsignal-Ausgangswiderstand: $r_a < 50 \Omega$
- Kollektorstrom von T2: $I_{C2} = 10 \text{ mA} (\pm 10\%)$
- Grenzfrequenz der Schaltung (d.h. Frequenz, bei der die Kleinsignalspannungsverstärkung auf $1/\sqrt{2}$ ihres Wertes bei hohen Frequenzen abnimmt): $1 \text{ kHz} < f_k < 10 \text{ kHz}$.

Wählen Sie eine Ausgangsruespannung U_{A0} , bei der sich beide Transistoren im aktiven Betrieb befinden.

Tragen Sie die Ergebnisse bitte in unten stehende Tabelle ein!

$U_{A0} =$	33,34 μV
$R_{E2} =$	3,334 Ω
$R_C =$	
$R_{E1} =$	
$R_V =$	
$R_B =$	
$C =$	



$$v_{u1} = \frac{d u_{u1}}{d u_{a1}} = \frac{d i_{c1} \left(\frac{R_C}{\beta - 1} + R_{E1} \right)}{d i_{c1} \left(\frac{R_C}{\beta - 1} + R_{E1} \right)} = 1$$

$=> d u_{u1} = d u_{a1}$

Feb. 1995

- 1) 1 Stufe Differenzverstärker
2 Stufe Impedanzumwandlung
Genauigkeit $\pm 10\%$

$r_c >= 10 k\Omega$

$N_{21} = 10$

$r_D = 50 \Omega$

$t = 100, I_{cmax} = 100 \mu A, U_T = 25 mV$

$U_0 = \pm 15V, I_{max} = 500 \mu A$



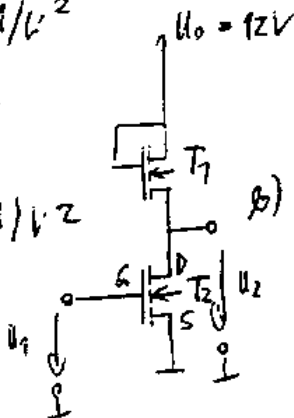
- 2) Source-Schaltung mit integrierter Last

$U_{T1} = 1V$

$\beta_1 = 200 \mu A/V^2$

$U_{T2} = 1V$

$\beta_2 = 70 \mu A/V^2$



a) U_1 für T_1 in b) oder gleiche oben Stromquelle

$I_D = ?, \sigma_{\mu} = ?$

b) T_2 durch ohmschen Widerstand ersetzen.

N_{μ} gleich + Arbeitspunkt gleich

$R_L = ?, U_0' = ?$

Frage 1

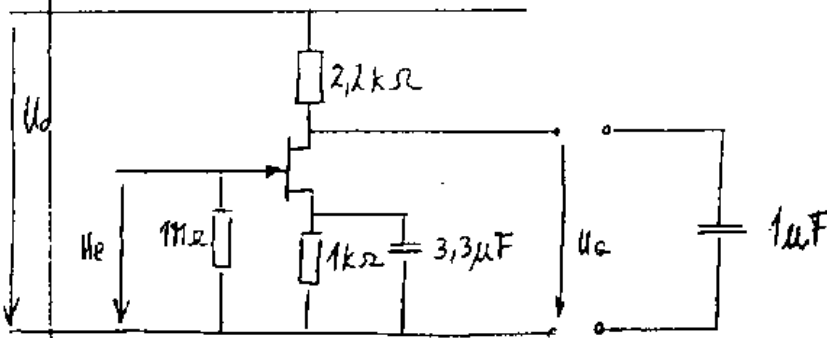
- 1) Si Diode Infrarot
- 2) Dotterkonzentration $10^{19} cm^{-3}$ u $10^{18} cm^{-3}$
- 3) Zener Durchbruch
- 4) Transistorbauformen (Kerntyp, Offsettyp)
- 5) $I_C (U_{CE})$ Kennlinienfeld U_{BE} als Parameter
- 6) Querschnitt 2 Transistor (MOS-Zelle)
- 7) μ MOST (schlechte Akkumulation, Depletion, Inversion)
- 8) Parallel Wid - Diode
- 9) Transistor als gesteuerte Stromquelle
- 10) Eingangswid. Elektroverstärker, Summierverstärker

Prüfungsbsp:

40 Pkte

FET 

09.03.1995
schriftl.



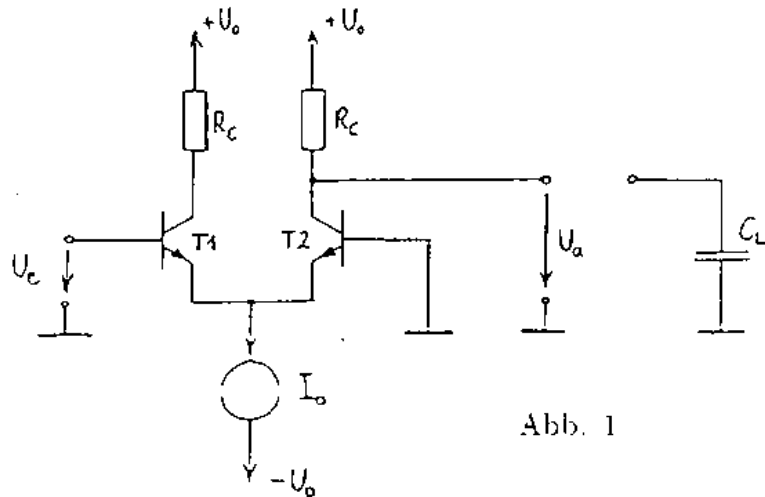
$U_0 = 12V$ $U_{GS} = 0V$; $I_{DSS} = 12\mu A$; $U_p = -3V$ a-f) Lastkondensator nur verschleissbar

- Eingangs-widerstand r_e ? (3 Pkte)
- Ausgangs-widerstand r_a ? (3)
- U_{AO} (8)
- N_{uo} für sehr kleine Frequenzen (4)
- N_{uo} für sehr große Frequenzen (4)
- $N_{u}(\omega)$ $f_{g1}, f_{g2} = ?$ (8)
- mit Lastkondensator $f_{g3} = ?$ (4)
- Bodediagramm (6)

Theoriefragen:

- 1.) Grunddiode? 30 Pkte
- 2.) Schaltung PPV?
- 3.) Warum steigt Schwellenspannung bei zunehmender Dotierung?
- 4.) Offerspannung, Restspannung?
- 5.) V_T, N_T MOSFET - BPT bei Schalterbetrieb?
- 6.) CMOS - Zwecke?
- 7.) Warum eignet sich kein GaAs Dioden nicht zur Lichterzeugung?
- 8.) KS - Ersatzschaltbild BPT im akt. Bereich?
- 9.) Komparator (Rückkopplung positiv gekoppelt)?
- 10.) Emitterkurzenkreis

SCHALTUNGSANALYSE (30 %)



- $U_0 = 10V$
- $I_0 = 0,5mA$
- $R_c = 10k\Omega$
- $C_L = 200pF$
- $T = 27^\circ C$
- $U_{ce0} = 0$ für 1.) und 2.)

Abb. 1

- 1) Berechnen Sie Ausgangsruhepotential U_{a0} und Kleinsignalverstärkung v_u (mit Vorzeichen!) ohne Last C_L . (Siehe Abbildung 1). 10 %
- 2) Es wird ein Eingangssignal mit der Frequenz $50kHz$ angelegt. Wie groß ist die Spannungsverstärkung v'_u unter Berücksichtigung der kapazitiven Last C_L ? Wie groß ist die Phasenverschiebung zwischen Ausgangs- und Eingangssignal?
Hinweis: Ersetzen Sie den Differenzverstärker bezüglich des Ausgangs durch eine Ersatzspannungsquelle mit Innenwiderstand. 10 %
- 3) Zeichnen Sie den Verlauf der Ausgangsspannung unter Berücksichtigung der kapazitiven Last C_L für untenstehendes Eingangssignal (Abbildung 2). Zeichnen Sie die Tangente für $t = 0$. Beachten Sie, daß der Wert von U_e für $t > 0$ ausreicht, um T1 vollkommen zu sperren. 10 %

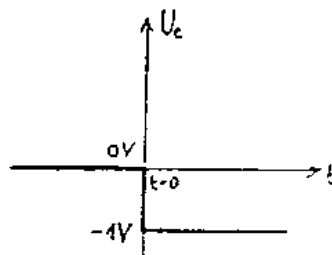


Abb. 2

ERGEBNISSE	
U_{a0}	
v_u	
v'_u	
τ_p	

FET

Bitte tragen Sie die Ergebnisse in die vorgesehenen Felder ein!

SCHALTUNGSENTWURF (40 %)

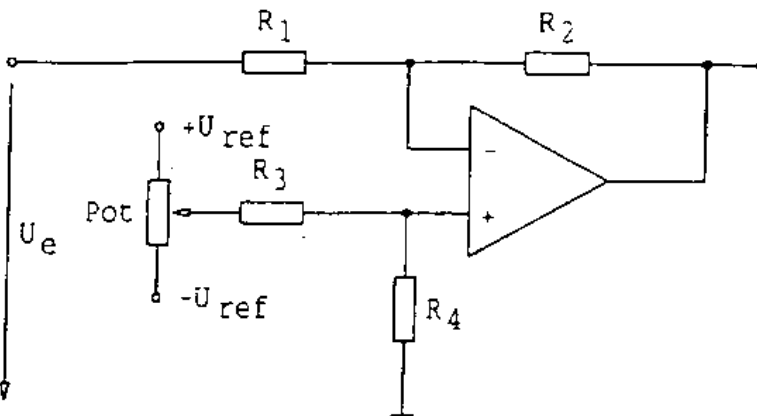


Abb. 1

Die hier abgebildete invertierende Verstärkerschaltung soll um eine Impedanzwandlerstufe (Emitterfolger) erweitert und so dimensioniert werden, daß die gesamte Schaltung folgende Eigenschaften aufweist:

- Spannungsverstärkung: $|v_u| = 50$ ($\pm 10\%$)
- Eingangswiderstand: $r_e = 1\text{ k}\Omega$
- Maximaler Ausgangsstrom: $I_{a,max} = 100\text{ mA}$
- Ausgangsaussteuerbarkeit: $U_a \in (-5\text{ V} \dots +5\text{ V})$

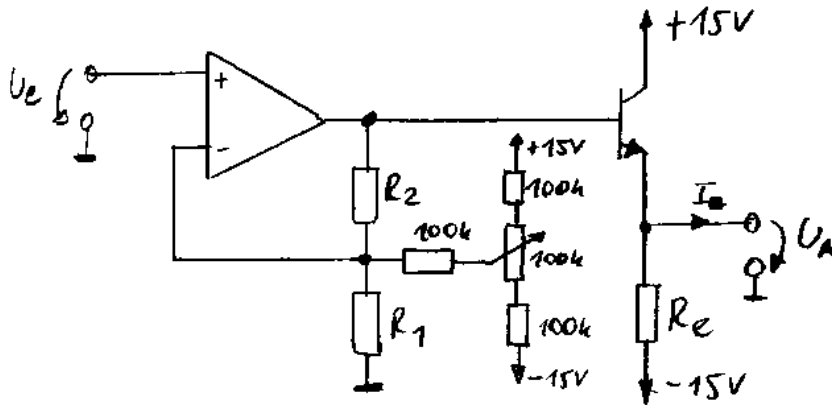
Es stehen zur Verfügung:

- Symmetrische Spannungsquelle: $+15\text{ V}$, 0 V , -15 V
- Operationsverstärker:
 - Offsetspannung $U_{ed0} \in (-5\text{ mV} \dots +5\text{ mV})$
 - Eingangsruhestrome $I_{e0} \in (-5\text{ nA} \dots +5\text{ nA})$
 - Eingangswiderstand $r_{ed} = 1\text{ M}\Omega$
 - Maximaler Ausgangsstrom $I_{a,max} = 5\text{ mA}$
- npn-Leistungstransistor:
 - $U_T = 0,7\text{ V}$, Grenzwerte: $I_{max} = 1\text{ A}$, $P_{max} = 12\text{ W}$
- Widerstände ($0,5\text{ W}$) der Normreihe E6 ($\dots 100, 150, 220, 330, 470, 680, \dots$)
- Leistungswiderstände (5 W) der Normreihe E3 ($\dots 10, 22, 47, \dots$)
- Potentiometer: $R_{Pot} = 5\text{ k}\Omega$
- Referenzspannungsquelle: $U_{ref} = 5\text{ V}$

Schriftliche VO-Prüfung aus Bauelemente / Elektronik
vom 9.3.95

WD

1, Dimensionierungsbeispiel



- gefordert / gegeben:

Ausgangswiderstand $r_o \leq 5 \Omega$

$v_u = 100$ ($\pm 2\%$)

Austauschbereich Ausgang: $U_o \in [-10V; +10V]$; $I_{o,max} = 0,5A$

OpAmp: ideal, bis auf Ausgangsstrom-Begrenzung $I_{o,max} = 20mA$

Transistor: $U_f = 0,8V$; $P_{tot} = 16W$; $I_{c,max} = 1A$; $\beta = \beta = 60$

Widerstände: $P_{max} = 5W$

- zu berechnen:

1, $R_e = ?$ *)

2, wie klein können R_1, R_2 minimal sein? (Offsetnetzwerke vernachlässigen)

$R_{1,min} = ?$; $R_{2,min} = ?$

3, Bei $U_e = 0$ soll $U_o = 0$ sein. Wie muß R_1 bzw R_2 dimensioniert werden, damit mit Hilfe des Kompensationsnetzwerkes $U_o = 0$ eingestellt werden kann? (Poti an einem der Anschlüsse)

$R_1 = ?$; $R_2 = ?$

*) Nicht lösbar, ohne zumindest eine der Angaben / Forderungen zu verletzen.

Vorname:

Name:

Kenn.Nr.:

Matr.Nr.:



Hochschülerscha
 Techn. Universität Wi
 Fakultätsvertretung Elektrotech
 Gußhausstraße 27-29, 1040 W
 Tel. (0222) 588 01 / 3893 / 31

PRÜFUNG AUS BAUELEMENTE DER ELEKTRONIK

SCHALTUNGSANALYSE (30 %)

2-stufige Verstärkerschaltung

Berechnen Sie das Basisruhepotential U_{b10} von T1. (5%)

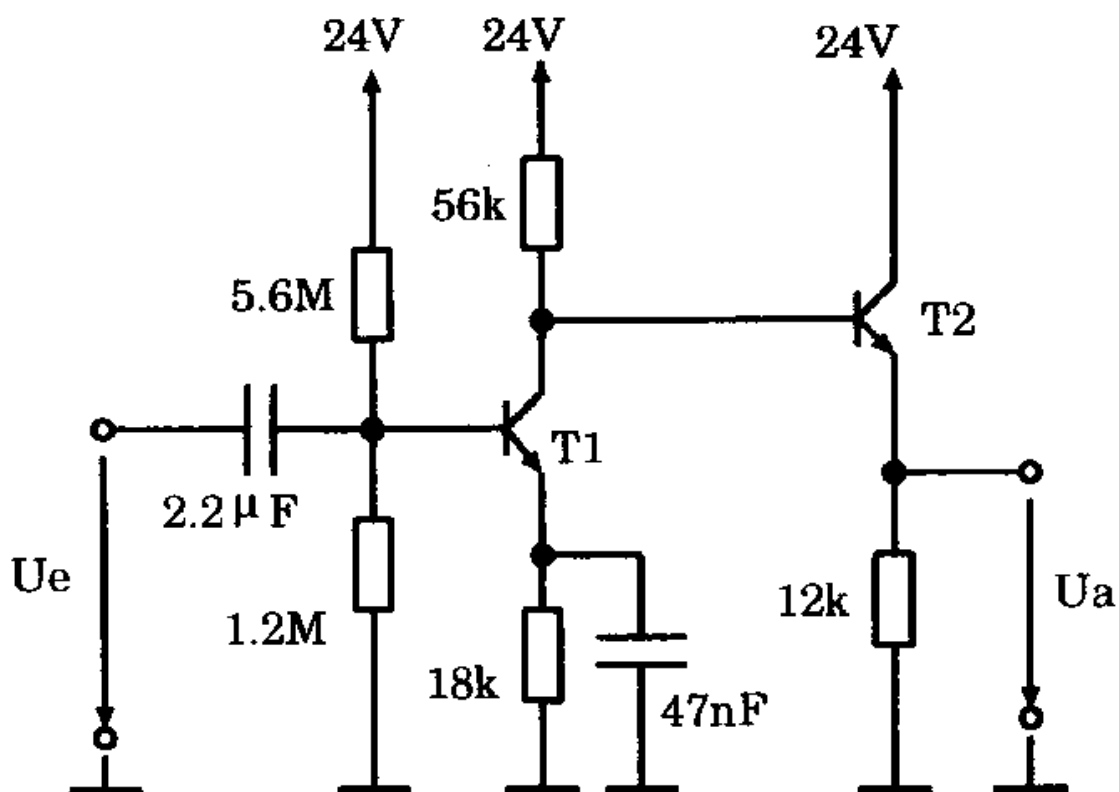
Berechnen Sie den Ruhestrom I_{c01} von T1. (2.5%)

Berechnen Sie die Ausgangsruhespannung U_{a0} . (5%)

Berechnen Sie die Kleinsignalspannungsverstärkung $v_{u\infty}$ für $f \rightarrow \infty$. (5%)

Bei welcher Frequenz f_g sinkt die Spannungsverstärkung auf $v_{u\infty}/\sqrt{2}$ ab? (7.5%)

Berechnen Sie den Eingangswiderstand r_e für $f \rightarrow \infty$. (5%)



Vorname:

Name:

Kenn.Nr.:

Matr.Nr.:



Hochschülerscha
 Techn. Universität Wi
 Fakultätsvertretung Elektrotech
 Gußhausstraße 27-29, 1040 W
 Tel. (0222) 588 01 / 3893 / 31

PRÜFUNG AUS BAUELEMENTE DER ELEKTRONIK

SCHALTUNGSANALYSE (30 %)

2-stufige Verstärkerschaltung

Berechnen Sie das Basisruhepotential U_{b10} von T1. (5%)

Berechnen Sie den Ruhestrom I_{c01} von T1. (2.5%)

Berechnen Sie die Ausgangsruhespannung U_{a0} . (5%)

Berechnen Sie die Kleinsignalspannungsverstärkung $v_{u\infty}$ für $f \rightarrow \infty$. (5%)

Bei welcher Frequenz f_g sinkt die Spannungsverstärkung auf $v_{u\infty}/\sqrt{2}$ ab? (7.5%)

Berechnen Sie den Eingangswiderstand r_e für $f \rightarrow \infty$. (5%)

